

Patent Abstracts of Japan

PUBLICATION NUMBER : 08017192
PUBLICATION DATE : 19-01-96

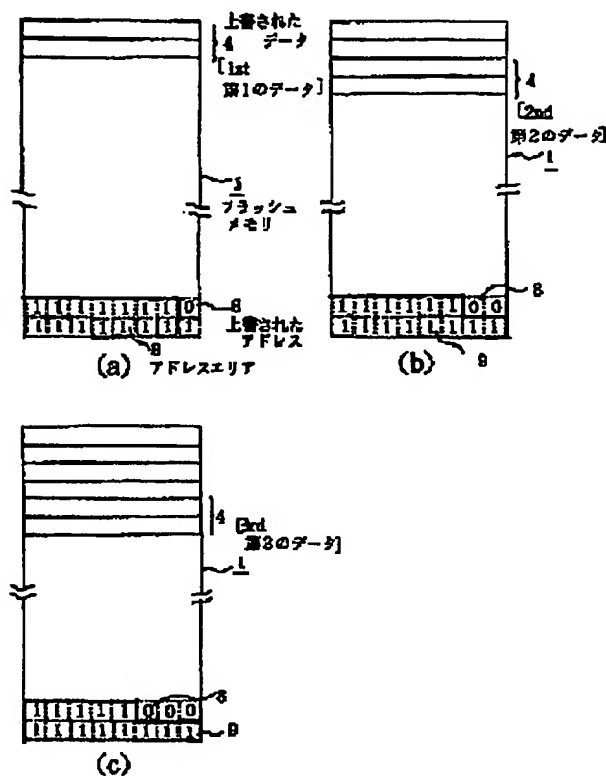
APPLICATION DATE : 27-06-94
APPLICATION NUMBER : 06169004

APPLICANT : YASKAWA ELECTRIC CORP;

INVENTOR : HARA KENJI;

INT.CL. : G11C 16/06 G06F 12/16

TITLE : POSITION STORAGE METHOD BY
FLASH MEMORY



ABSTRACT : PURPOSE: To reduce erasure frequency by deviating address information for writing data at each writing and at the same time obtaining the address information when a power supply is broken and judging position data from the address information.

CONSTITUTION: First data are written from the head of a block in the case of a first power-failure accident, a pointer is placed at the end of the block in units of bits, and then the bits are dropped one by one to display a data position. Second data are written next to first data in a next power-failure accident, the pointer is dropped from '1' to '0' at a position which is immediately left from the pointer of the first data and the address is written. Similarly, in the case of a third power-failure accident, third data are written next to the second data and the pointer is dropped from '1' to '0' at a position which is immediately left of the pointer of the second data and is stored, thus extremely reducing the number of erasure times as compared with a conventional example where erasure was made at each power failure.

COPYRIGHT: (C)1996,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-17192

(43) 公開日 平成8年(1996)1月19日

(51) Int.Cl.⁶

G 1 1 C 16/06

G 0 6 F 12/16

識別記号

庁内整理番号

F I

技術表示箇所

3 1 0 A 7623-5B

G 1 1 C 17/ 00

3 0 9 F

審査請求 未請求 請求項の数 3 F D (全 5 頁)

(21) 出願番号

特願平6-169004

(22) 出願日

平成6年(1994)6月27日

(71) 出願人 000006622

株式会社安川電機

福岡県北九州市八幡西区黒崎城石2番1号

(72) 発明者 原 憲二

福岡県北九州市八幡西区黒崎城石2番1号

株式会社安川電機内

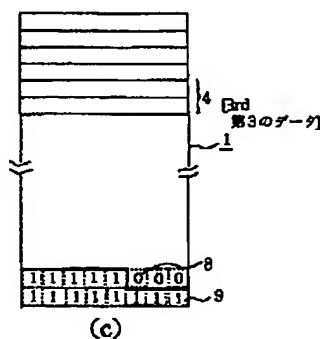
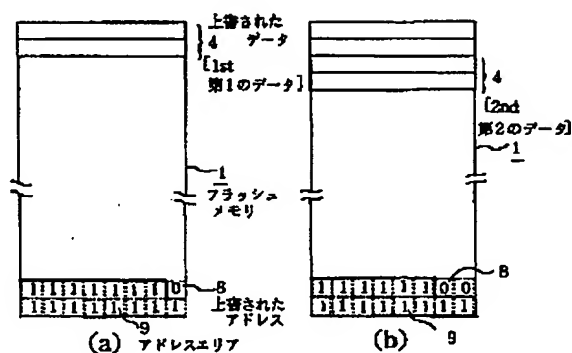
(74) 代理人 弁理士 西村 政雄

(54) 【発明の名称】 フラッシュメモリによる位置記憶方法

(57) 【要約】

【目的】 停電時に、バッテリー・バックアップを止めフラッシュメモリを使用して機械位置等を記憶させる方式で、長期間の耐用が得られる方策を求める。

【構成】 電源遮断時毎に、位置情報のデータをブロックの頭部から書き込み、このポイントをブロックの尾部に置き、1ビットずつ毎回ずらして落として行くことで、フラッシュメモリが情報で一杯になるまで消去せず、このポイントのアドレス情報を基に位置情報を知るようにして成る。



【特許請求の範囲】

【請求項1】 停電または事故による電源遮断時にフラッシュメモリに位置を記憶させるシステムにおいて、データを書き込むアドレス情報を書き込みの度毎に毎回ずらすと共に、このアドレス情報を他のエリアのビットまたはバイトから成るデータを落としたときの論理信号“0”の位置で、電源遮断時のアドレス情報を知り、それから位置データを判断することを特徴とするフラッシュメモリによる位置記憶方法。

【請求項2】 データブロックの最初の位置に特定のデータパターンを置き、データを書き込む位置を毎回ずらしていくことを特徴とするフラッシュメモリによる位置記憶方法。

【請求項3】 前記アドレスのエリアがフラッシュメモリ内部の他の消去ブロックに移ったら、前の消去ブロックを消去し、リングバッファを構成することを特徴とする請求項2記載のフラッシュメモリによる位置記憶方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、停電・事故等の電源遮断時に例えば小作機械や産業用ロボットの機械的位置の保存を行うフラッシュメモリ [Flash Electrically Erasable Programmable Read Only Memory] による位置記憶方法に関する。

【0002】

【従来の技術】 従来技術におけるこの種のフラッシュメモリによる位置記憶方法としては、これら機械類の記憶手段にバッテリー等でバックアップされたRAMを用いていた [以下、これを「従来例1」という]。それから、従来例2として特開平5-210993号がみられるが、それは複数のブロックを選択しこれを一括自動消去できるフラッシュEEPROMを得ようとする不揮発性半導体記憶装置であり、ビット線単位のメモリセルで構成されたブロック毎のソース線を選択的にデコードするソース線デコードとその出力をラッチするブロックラッチ回路を設けると共に、ソース線ゲートによって選択されたソース線のみに対して、ソース線スイッチの高電圧を与え、複数の選択されたソース線に対応するブロックのメモリセルを同時に消去できるようにし、且つ、ブロックラッチ回路によって自動消去中のイレーズベリファイ時のアドレス指定を選択消去されたブロックのみに有効となるようにした手段である。さらに、特願平5-198198号 [従来例3] は、ブロック毎の書き替え頻度に偏りがあるプログラムを使用する場合にもフラッシュEEPROMの寿命の低下をもたらさない半導体記憶装置であり、メモリアレイを複数のブロックに分割し、各ブロック毎にセルデータの消去及び再書き込みが可能であり、外部アドレスと各ブロックとの対応を変更するアドレス手段を有して構成し、またアドレス変更手段はブロック対応テーブ

ルと、書き込み指示手段と、除外指示手段と、制御手段とを有して構成し、メモリアレイの有するブロック数は、外部アドレスでアクセス可能なブロック数以上である手段である。

【0003】

【発明が解決しようとする課題】 ところが従来例1においては、バッテリー等には寿命があり、時々交換する必要があり、かつその設置スペースを多く取る不具合な点がある。また、フラッシュメモリには書換え回数に限度があり、毎回消去書き込みを行うことは寿命を縮めてしまう欠点を持つ。さらに、従来例2は消去を複数ブロック同時に平行して行えるようにしたものであり、従来例3は同じ所ばかりを使用しないようにメモリ内部で履歴をとり対応するものであるから、いずれもフラッシュメモリ自体の問題であって、本発明の意図するフラッシュメモリを使用しシステムを作成するためのバッテリーレスで如何に永い耐用期間の望めるシステムを作成するかという手段の解決には至らない。ここにおいて本発明は、従来例1などの持つ隘路を完全に解消し、バッテリーを使用せず、書換え回数を問題としないデータ記憶手段としてのフラッシュメモリによる位置記憶方法を提供することを目的とする。

【0004】

【課題を解決するための手段】 上記問題点を解決するために、本発明は、フラッシュメモリの書換え特性を活かし、即ち消去時にデータはFFhと全てのビットが立ち、書き込みによりビットが1から0になるビットを落とす上書きは可能であり、この操作はフラッシュメモリへの書き込みに含まれない、つまり書換え回数には無関係である。従ってデータを書き込むエリアを書き込む毎に毎回ずらすと共に、このずらしたアドレス情報をビット単位のデータとなして、停電時のフラッシュメモリにおける位置記憶情報として活用する手段である。すなわち、本発明は、停電または事故により電源遮断時にフラッシュメモリに位置を記憶させるシステムにおいて、データを書き込むアドレス情報を書き込みの度毎に毎回ずらすと共に、このアドレス情報を他のエリアのビットまたはバイトから成るデータを落としたときの位置で、電源遮断時の位置と判断するフラッシュメモリによる位置記憶方法であり、またデータブロックの最初の位置に特定のデータパターンを置き、データを書き込む位置を毎回ずらしていくフラッシュメモリによる位置記憶方法であり、更にアドレスのエリアがフラッシュメモリ内部の他の消去ブロックに移ったら、前の消去ブロックを消去し、リングバッファを構成する前項に記載のフラッシュメモリによる位置記憶方法である。

【0005】

【作用】 本発明はこのような方法であるから、電源遮断時の [機械等の] 位置が正確に判断できると共に、別にフラッシュメモリを消去再書き込みを行わず、ポインタ

をずらしながら停電時に通常の書き込みを行うのみであるから、寿命に関わりなく、予備電源も不要となり、これにより記憶手段の全フラッシュ化が可能となり、記憶手段の信頼性が一段と向上する。

【0006】

【実施例】以下、本発明の実施例を図面に基づいて説明する。本発明の一実施例における手法を、順次図1、図2を追って説明する。図1は、フラッシュメモリのメモリブロック例の説明図である。本実施例は、8 Kbyte単位に、消去が可能なフラッシュメモリである。フラッシュメモリは消去するとデータは全て“1”になり、書き込みによりデータが“0”になる。データが書き込まれているアドレスにデータを上書きすることは、データの変化が“0”から“1”になるとき以外は可能である。

図2は、データが書き込まれているアドレスにデータを上書きするときの説明図である。図2(a)は、図1の1つのメモリブロックを取り出して説明しており、先ず最初の停電事故時に第1のデータ[1stとして図示部分]をブロックの頭から書き込み、ポインタ[pointer 位置指標つまりアドレスのロケーション]をビット[単位]でブロックの尾部に置き、1ビットづつ落として行くことで、データ位置を表示するものであり、データに余裕があればバイト単位でこのポインタの書き込みを行うことも可能である。図2(b)は、図2(a)で書き込んだデータに続いて、次の停電事故等において第2のデータ[2ndとして図示部分]が第1のデータの次に書き込まれ、そのポインタは第1のデータのポインタの直ぐ左隣りの位置に“1”から“0”に落とされて、そのアドレスが書き込まれる。同様に第3回の停電事故時についての図2(c)は、第2のデータの次に第3のデータ[3rdとして図示部分]が書き込まれ、そのポインタは第2のデータのポインタの直ぐ左隣りの位置に“1”から“0”に落とされて格納される。このようにして、1つのブロック(8 Kbytes)が殆ど書き込みがなされ、次の書き込みのデータの格納に支障を来す恐れが生じるような余白エリアになるまで、これらの書き込み操作は続けられ、そして消去が行われるから、停電の都度逐次消去していた従来例に比較して、著しい消去回数の減少となる。図3は、本発明の他の実施例の説明図である。この実施例は、データブロックの最初に特定のデータパターンを付ける手法である。図示していないCPUは電源投入時に記録媒体の尾部よりデータをサーチし、FFh[1, 1, 1, 1, 1, 1, 1], 7Eh[0, 1, 1, 1, 1, 1, 0]のデータをチェックし、この上がデータブロックとなり、このアドレスを記憶することで停電時のデータ書き込みアドレスが直ぐ取り出せる。すなわち、この記録媒体では、未だ書き込まれない部分はFFh₁₁であり、データ[1st, 2nd, 3rd…として図示部分]の書き込みは必ず7Eh₀₁, 7Eh₀₂, 7Eh₀₃…の次から行われ、これらの指標7Eh[具体的には…7Eh₀₃, 7Eh₀₂, 7Eh₀₁]

h₀₁]を検索すれば各データ[…3rd, 2nd, 1st]の位置が分かり、直ちにその必要なデータ[例えば3rd]が取り出せることになる。さらに、停電の割り込みが発生しても、コンデンサ[不図示、電源回路に並列に挿入しておき通常は充電状態で停電時に放電状態にする]で必要時間CPUの電源は確保されているので、この間に必要データの退避を行うものである。この実施例のようなブロックの消去には、時間がかかるので、2ブロックを用い消去前に消去の完了しているブロックにポインタのビットを落とすか、特定のデータパターンをそのブロックに書くことでブロックの切替えを示し、このあとでブロックの消去を行うものである。つまり、アドレスのエリア7Ehがフラッシュメモリ内部の他の消去ブロックに移ったら、前の消去ブロックを消去し、リングバッファを構成することになる。このように、フラッシュメモリのブロックを殆ど使用するので、結局書き込まれたデータの消去回数は激減する。

【0007】

【発明の効果】以上述べたように本発明によれば、予備電源としてのバッテリーを使用せず、かつフラッシュメモリを毎回消去することなく、ポインタをずらしながらアドレス情報を格納しながら、データの取り出しに即応性を持たせることから、消去頻度の極めて少なくした位置データの保存方法を確立可能という特段の効果を奏することができる。

【図面の簡単な説明】

【図1】本発明の一実施例に適用するフラッシュメモリのメモリブロック例の説明図

【図2】本発明の一実施例におけるデータが書き込まれているアドレスにデータを上書きするときの状態図

(a) 最初の停電事故時に第1のデータ[1st]をブロックの頭から書き込みポインタをビット[単位]でブロックの尾部に置き1ビットづつ“1”から“0”に落として行く説明図

(b) 次の停電事故に第2のデータ[2nd]を第1のデータの次に書き込みそのポインタは第1のデータのポインタの直ぐ左隣りの位置で落す説明図

(c) 第3回の停電事故に第2のデータの次に第3のデータ[3rd]書き込みそのポインタは第2のデータのポインタの直ぐ左隣りの位置で落とされて格納される説明図

【図3】本発明の他の実施例の説明図

【符号の説明】

- 1 記録媒体をなすフラッシュメモリ
- 2 メモリブロック
- 3 メモリされたデータ
- 4 第1のデータ
- 5 第2のデータ
- 6 第3のデータ
- 7 アドレスエリア
- 8 上書きされたアドレス

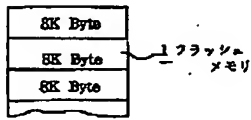
9 データブロック

ーンでデータのアドレス [7Eh]

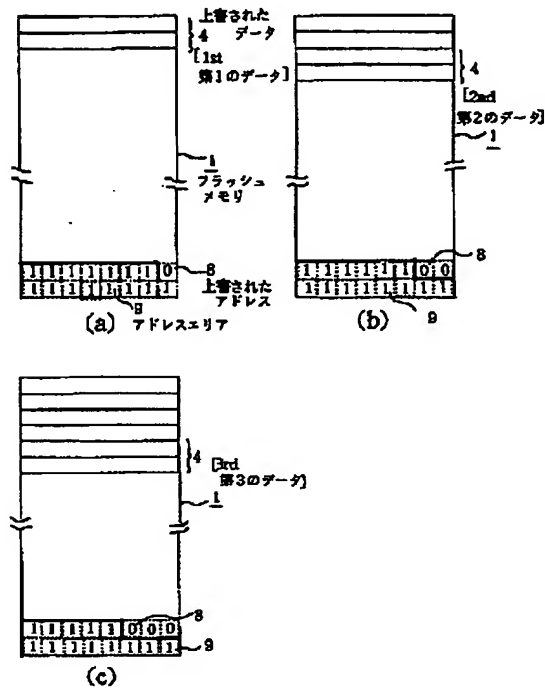
10 データブロック9の最初に付けた特定のデータパタ

11 未書き込みの記録媒体部 [FFh]

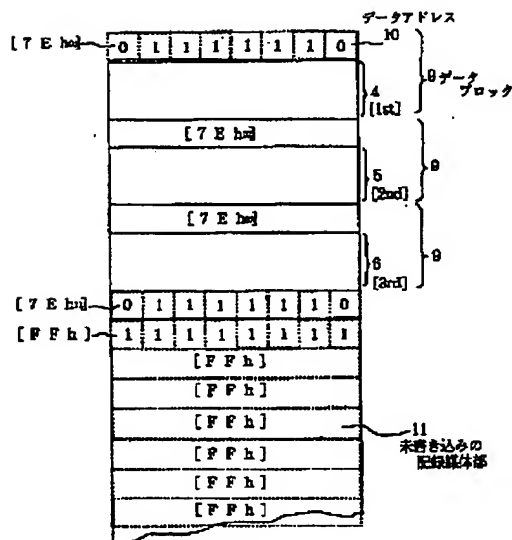
【図1】



【図2】



【図3】



【手続補正書】

【提出日】平成6年8月4日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 停電または事故による電源遮断時にフラッシュメモリに位置を記憶させるシステムにおいて、データを書き込むアドレス情報を書き込みの度に毎回ずらすと共に、このアドレス情報を他のエリアのビットまたはバイトから成るデータを落としたときの論理信号”

0”の位置で、電源遮断時のアドレス情報を知り、それから位置データを判断することを特徴とするフラッシュメモリによる位置記憶方法。

【請求項2】 データブロックの最初の位置に特定のデータパターンを置き、データを書き込む位置を毎回ずらしていくことを特徴とする請求項1記載のフラッシュメモリによる位置記憶方法。

【請求項3】 前記アドレスのエリアがフラッシュメモリ内部の他の消去ブロックに移ったら、前の消去ブロックを消去し、リングバッファを構成することを特徴とする請求項2記載のフラッシュメモリによる位置記憶方法。